

(19)

JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08163472 A**(43) Date of publication of application: **21.06.96**

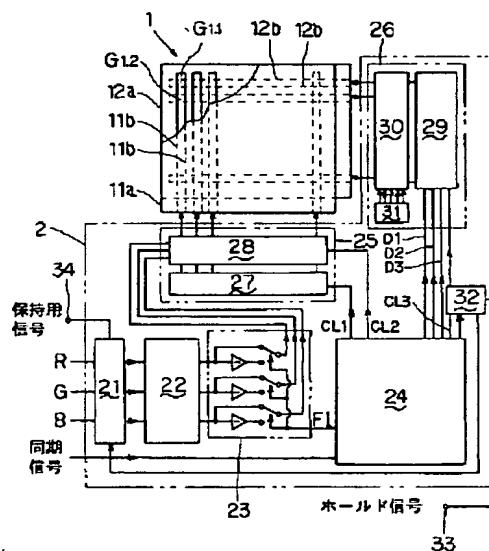
(51) Int. Cl.

**H04N 5/66****G02F 1/133****G02F 1/133****G09G 3/36**(21) Application number: **07194425**(71) Applicant: **NIPPONDENSO CO LTD**(22) Date of filing: **31.07.95**(72) Inventor: **HAYATA NORIFUMI  
OZAKI MASAOKI**(30) Priority: **05.10.94 JP 06240449****(54) MATRIX TYPE LIQUID CRYSTAL DISPLAY  
DEVICE****(57) Abstract:**

**PURPOSE:** To obtain a still image by using a hysteresis characteristic of an anti-ferroelectric liquid crystal or the like.

**CONSTITUTION:** A scanning signal from a row drive circuit 26 and a data signal from a column drive circuit 25 are respectively applied to a matrix type liquid crystal panel 1 having an anti-ferroelectric liquid crystal, on which an image is displayed. When a voltage for stopping image display is generated from a hold signal input terminal 33, a timing circuit 32 stops a clock signal CL3 outputted from a control circuit 24 to the row drive circuit 25 in response to the production of a vertical synchronizing signal. A holding voltage is applied to each pixel of the liquid crystal panel 1 by the stop of the clock signal CL3 to stop the display image by the hysteresis characteristic of the anti-ferroelectric liquid crystal or the like.

COPYRIGHT: (C)1996,JPO



BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-163472

(43) 公開日 平成8年(1996)6月21日

| (51) Int.Cl. <sup>a</sup> | 識別記号    | 庁内整理番号 | F I | 技術表示箇所 |
|---------------------------|---------|--------|-----|--------|
| H 0 4 N 5/66              | 1 0 2 B |        |     |        |
| G 0 2 F 1/133             | 5 4 5   |        |     |        |
|                           | 5 6 0   |        |     |        |
| G 0 9 G 3/36              |         |        |     |        |

審査請求 未請求 請求項の数13 O L (全 13 頁)

(21) 出願番号 特願平7-194425

(22) 出願日 平成7年(1995)7月31日

(31) 優先権主張番号 特願平6-240449

(32) 優先日 平6(1994)10月5日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000004260

日本電装株式会社

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 早田 憲文

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(72) 発明者 尾崎 正明

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

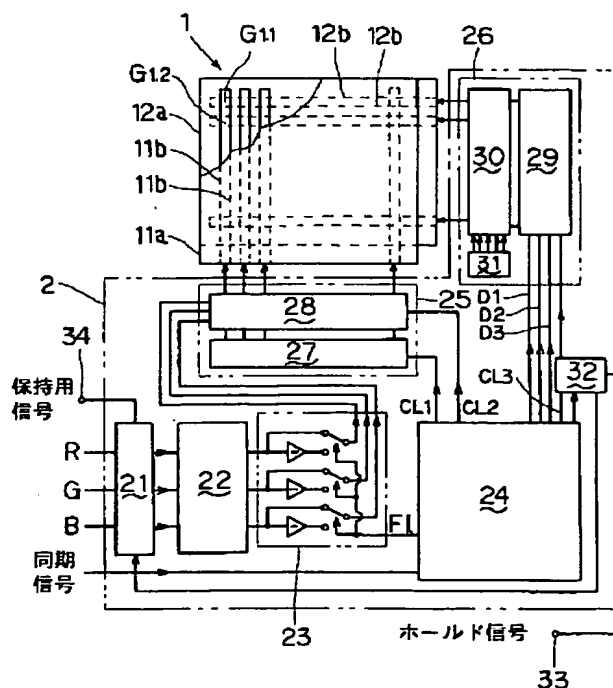
(74) 代理人 弁理士 伊藤 洋二

(54) 【発明の名称】 マトリクス型液晶表示装置

(57) 【要約】

【目的】 反強誘電性液晶等のヒステリシス特性を用いて静止画像を得る。

【構成】 反強誘電性液晶を有するマトリクス型の液晶パネル1に対し、行駆動回路26からの走査信号および列駆動回路25からのデータ信号がそれぞれ印加されて画像表示が行われる。そして、ホールド信号入力端子33から画像表示停止の電圧が発生すると、タイミング回路32は、垂直同期信号の発生に应答してコントロール回路24から行駆動回路25に出力されるクロック信号CL3を停止する。このクロック信号CL3の停止により、液晶パネル1の各画素に対して保持電圧が印加され、反強誘電性液晶等のヒステリシス特性により表示画像が静止した状態となる。



## 【特許請求の範囲】

【請求項 1】  $n$  条の行電極と  $m$  条の列電極とが互いに格子状に対向配置されるとともに、その間に、光透過率にヒステリシス特性を有する液晶が封入されており、前記  $n$  条の行電極と  $m$  条の列電極により行列配置された複数の画素を有する液晶表示器と、

前記  $n$  条の行電極に、表示を消去する消去電圧と表示状態を選択する選択電圧と表示状態を保持する保持電圧とにより構成される走査信号を発生する行駆動手段と、前記  $m$  条の列電極にデータ信号を発生する列駆動手段と、

前記行駆動手段および列駆動手段を制御して前記走査信号およびデータ信号を発生させ、フィールド単位で前記複数の画素により画像表示を行わせる制御手段と、画像表示停止時に、前記走査信号を構成する電圧を、前記ヒステリシス特性により前記複数の画素に対する各々の液晶を保持状態にする保持電圧に設定する設定手段とを備えたことを特徴とするマトリクス型液晶表示装置。

【請求項 2】 前記行駆動手段は前記制御手段よりクロック信号を受けて前記走査信号を発生するものであって、前記設定手段は画像表示停止時に前記制御手段から前記行駆動手段へのクロック信号の発生を停止して前記保持電圧の設定を行うことを特徴とする請求項 1 に記載のマトリクス型液晶表示装置。

【請求項 3】 前記行駆動手段は前記制御手段より前記消去電圧、選択電圧、保持電圧をそれぞれ発生させるタイミング信号を受けて前記消去電圧、選択電圧、保持電圧を発生するものであって、前記設定手段は画像表示停止時に前記制御手段から前記行駆動手段への前記消去電圧、選択電圧のタイミング信号の発生を停止して前記保持電圧の設定を行うことを特徴とする請求項 1 に記載のマトリクス型液晶表示装置。

【請求項 4】 前記設定手段は画像表示停止時に前記消去電圧、選択電圧を保持電圧に設定する手段を有することを特徴とする請求項 1 に記載のマトリクス型液晶表示装置。

【請求項 5】 前記設定手段は 1 フィールドの画像の表示が終了したことを検出する検出手段を有し、画像表示停止時に前記検出手段の検出に応答して前記保持電圧を設定することを特徴とする請求項 1 乃至 4 のいずれか 1 つに記載のマトリクス型液晶表示装置。

【請求項 6】 前記検出手段は前記 1 フィールドの表示書換えタイミングを与える垂直同期信号の発生により前記 1 フィールドの画像の表示が終了したことを検出することを特徴とする請求項 5 に記載のマトリクス型液晶表示装置。

【請求項 7】 前記液晶は、所定電圧以下の電圧を印加した時に第 1 安定状態を示し、前記所定電圧より正極性の方向に大きな電圧を印加した時に第 2 安定状態を示し、前記第 1 安定状態と前記第 2 安定状態の間で前記ヒ

ステリシス特性を有するものであって、前記画像表示停止時に前記液晶に印加される電圧は、前記液晶を前記第 1 安定状態から前記第 2 安定状態に移行させる第 1 のしきい値電圧と前記液晶を第 2 安定状態から前記第 1 安定状態に移行させる第 2 のしきい値電圧の間の電圧となるように設定されていることを特徴とする請求項 1 乃至 6 のいずれか 1 つに記載のマトリクス型液晶表示装置。

【請求項 8】 前記画像表示停止時に設定される前記保持電圧は、前記第 1 しきい値電圧と前記第 2 しきい値電圧の中間の値に設定されていることを特徴とする請求項 7 に記載のマトリクス型液晶表示装置。

【請求項 9】 前記液晶は、前記第 1 のしきい値電圧と前記第 2 のしきい値電圧の差が、前記液晶を前記第 1 安定状態から前記第 2 安定状態にする飽和電圧と前記第 1 のしきい値電圧との差より大きくなるヒステリシス特性を有するものであることを特徴とする請求項 7 又は 8 に記載のマトリクス型液晶表示装置。

【請求項 10】 画像表示停止時に前記データ信号を所定の電圧に固定するデータ信号固定手段を備えたことを特徴とする請求項 1 乃至 9 のいずれか 1 つに記載のマトリクス型液晶表示装置。

【請求項 11】 画像表示停止時に設定される前記保持電圧を、前記走査信号を構成する保持電圧と異なる電圧に設定する手段を備えたことを特徴とする請求項 1 乃至 9 のいずれか 1 つに記載のマトリクス型液晶表示装置。

【請求項 12】 前記液晶表示器の温度を検出する温度検出手段と、この検出された温度に応じて前記画像表示停止時に設定される保持電圧を補正する手段を有することを特徴とする請求項 1 乃至 11 のいずれか 1 つに記載のマトリクス型液晶表示装置。

【請求項 13】  $n$  条の行電極と  $m$  条の列電極とが互いに格子状に対向配置されるとともにその間に液晶が封入されており、前記  $n$  条の行電極と  $m$  条の列電極により行列配置された複数の画素を有する液晶表示器と、前記  $n$  条の行電極に走査信号を付与する行駆動手段と、前記  $m$  条の列電極にデータ信号を付与する列駆動手段とを備え、

前記走査信号およびデータ信号の付与にて、フィールド単位で前記複数の画素により画像表示を行うようにしたマトリクス型液晶表示装置において、

前記液晶は光透過率にヒステリシス特性を有するものであって、

画像表示停止時に、前記  $n$  条の行電極および前記  $m$  条の列電極間の電圧の全てを、前記ヒステリシス特性により各画素に対する液晶を少なくとも 1 フィールド以上保持状態にする電圧に設定する設定手段を備えたことを特徴とするマトリクス型液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、液晶により  $n \times m$  個の

表示画素を形成してマトリクス表示を行うマトリクス型液晶表示装置に関する。

#### 【0002】

【従来の技術】従来、この種のマトリクス型液晶表示装置を車両に搭載し、液晶テレビとしたものがある。このものにおいては、車両への電波が微弱になった場合、あるいは車両がトンネル内に入った場合には、テレビ画像が映らなくなってしまうため、表示画像を静止、すなわち前の表示画像を継続させてそのような問題をなくしたいという要望がある。また、家庭用テレビにおいても、必要な情報表示がなされた場合に、表示画像を静止させたい場合がある。

【0003】そこで、従来のものにおいては、表示装置の前段に画像メモリ等を設け、その画像メモリに記憶したデータを更新しないようにして表示画像を静止させるようにしている。しかしながら、このものにおいては画像メモリ等を設けなければ表示画像を静止することができないという問題がある。

【0004】また、画像メモリを用いずに、液晶層に保持した電荷を利用し、走査信号を止めて表示をホールドするようにしたものが提案されている（特開平 2-136586 号公報）。しかしながら、走査信号を止めた場合、液晶層に保持した電荷はリークするため、それによる表示のホールドは、わずか数フレームの期間に止まり、上記した電波微弱等における表示画像の静止という点からは不十分である。

#### 【0005】

【発明が解決しようとする課題】本発明は上記問題に鑑みてなされたもので、反強誘電性液晶等の液晶がヒステリシス特性を有することに着目し、そのヒステリシス特性を用いて静止画像を得ることを目的とする。

#### 【0006】

【課題を解決するための手段】本発明は上記目的を達成するため、請求項 1 に記載の発明においては、 $n$  条の行電極と  $m$  条の列電極とが互いに格子状に対向配置されるとともに、その間に、光透過率にヒステリシス特性を有する液晶（13）が封入されており、前記  $n$  条の行電極と  $m$  条の列電極により行列配置された複数の画素を有する液晶表示器（1）と、前記  $n$  条の行電極に、表示を消去する消去電圧と表示状態を選択する選択電圧と表示状態を保持する保持電圧とにより構成される走査信号を発生する行駆動手段（26）と、前記  $m$  条の列電極にデータ信号を発生する列駆動手段（25）と、前記行駆動手段および列駆動手段を制御して前記走査信号およびデータ信号を発生させ、フィールド単位で前記複数の画素により画像表示を行わせる制御手段（24）と、画像表示停止時に、前記走査信号を構成する電圧を、前記ヒステリシス特性により前記複数の画素に対する各々の液晶を保持状態にする保持電圧に設定する設定手段（32、32a～32f、31a～31c）とを備えたことを特徴

としている。

【0007】請求項 2 に記載の発明では、請求項 1 に記載の発明において、前記行駆動手段は前記制御手段よりクロック信号を受けて前記走査信号を発生するものであって、前記設定手段（32a、32b）は画像表示停止時に前記制御手段から前記行駆動手段へのクロック信号の発生を停止して前記保持電圧の設定を行うことを特徴としている。

【0008】請求項 3 に記載の発明では、請求項 1 に記載の発明において、前記行駆動手段は前記制御手段より前記消去電圧、選択電圧、保持電圧をそれぞれ発生させるタイミング信号を受けて前記消去電圧、選択電圧、保持電圧を発生するものであって、前記設定手段（32a、32c～32f）は画像表示停止時に前記制御手段から前記行駆動手段への前記消去電圧、選択電圧のタイミング信号の発生を停止して前記保持電圧の設定を行うことを特徴としている。

【0009】請求項 4 に記載の発明では、請求項 1 に記載の発明において、前記設定手段（31a～31c、32a）は画像表示停止時に前記消去電圧、選択電圧を保持電圧に設定する手段を有することを特徴としている。請求項 5 に記載の発明では、請求項 1 乃至 4 のいずれか 1 つに記載の発明において、前記設定手段は 1 フィールドの画像の表示が終えたことを検出する検出手段（32a）を有し、画像表示停止時に前記検出手段の検出にตอบสนองして前記保持電圧を設定することを特徴としている。

【0010】請求項 6 に記載の発明では、請求項 5 に記載の発明において、前記検出手段（32a）は前記 1 フィールドの表示書換えタイミングを与える垂直同期信号の発生により前記 1 フィールドの画像の表示が終えたことを検出することを特徴としている。請求項 7 に記載の発明では、請求項 1 乃至 6 のいずれか 1 つに記載のマトリクス型液晶表示装置において、前記液晶（13）は、所定電圧（ $v_1$ ）以下の電圧を印加した時に第 1 安定状態を示し、前記所定電圧より正極性の方向に大きな電圧（ $v_2$ ）を印加した時に第 2 安定状態を示し、前記第 1 安定状態と前記第 2 安定状態の間で前記ヒステリシス特性を有するものであって、前記画像表示停止時に前記液晶に印加される電圧は、前記液晶を前記第 1 安定状態から前記第 2 安定状態に移行させる第 1 のしきい値電圧（ $v_1$ ）と前記液晶を第 2 安定状態から前記第 1 安定状態に移行させる第 2 のしきい値電圧（ $v_3$ ）の間の電圧となるように設定されていることを特徴としている。

【0011】請求項 8 に記載の発明では、請求項 7 に記載のマトリクス型液晶表示装置において、前記画像表示停止時に設定される前記保持電圧は、前記第 1 しきい値電圧と前記第 2 しきい値電圧の中間の値（ $(v_1 + v_3) / 2$ ）に設定されていることを特徴としている。請求項 9 に記載の発明では、請求項 7 又は 8 に記載のマトリクス型液晶表示装置において、前記液晶は、前記第

1のしきい値電圧と前記第2のしきい値電圧の差( $v_1 - v_3$ )が、前記液晶を前記第1安定状態から前記第2安定状態にする飽和電圧( $v_2$ )と前記第1のしきい値電圧との差( $v_2 - v_1$ )より大きくなるヒステリシス特性を有するものであることを特徴としている。

【0012】請求項10に記載の発明では、請求項1乃至9のいずれか1つに記載の発明において、画像表示停止時に前記データ信号を所定の電圧に固定するデータ信号固定手段(21a~21c、34)を備えたことを特徴としている。請求項11に記載の発明では、請求項1乃至9のいずれか1つに記載の発明において、画像表示停止時に設定される前記保持電圧を、前記走査信号を構成する保持電圧と異なる電圧に設定する手段(31d、31e)を備えたことを特徴としている。

【0013】請求項12に記載の発明では、請求項1乃至11のいずれか1つに記載のマトリクス型液晶表示装置において、前記液晶表示器の温度を検出する温度検出手段(41)と、この検出された温度に応じて前記画像表示停止時に設定される保持電圧を補正する手段(42~45)を有することを特徴としている。請求項13に記載の発明においては、 $n$ 条の行電極と $m$ 条の列電極とが互いに格子状に対向配置されるとともにその間に液晶が封入されており、前記 $n$ 条の行電極と $m$ 条の列電極により行列配置された複数の画素を有する液晶表示器

(1)と、前記 $n$ 条の行電極に走査信号を付与する行駆動手段(26)と、前記 $m$ 条の列電極にデータ信号を付与する列駆動手段(25)とを備え、前記走査信号およびデータ信号の付与にて、フィールド単位で前記複数の画素により画像表示を行うようにしたマトリクス型液晶表示装置において、前記液晶は光透過率にヒステリシス特性を有するものであって、画像表示停止時に、前記 $n$ 条の行電極および前記 $m$ 条の列電極間の電圧を全て同時に保持電圧に設定維持し、前記ヒステリシス特性により各画素に対する液晶を少なくとも1フィールド以上保持状態にする設定手段(32、32a~32f、31a~31c)を備えたことを特徴としている。

【0014】なお、通常の画像表示と画像表示停止は、後述する実施例においては、ホールド端子(ホールド信号発生手段)の電圧レベルにより識別される。また、上記各手段のカッコ内の符号は、後述する実施例記載の具体的手段との対応関係を示すものである。

【0015】

【発明の作用効果】請求項1乃至13に記載の発明においては、マトリクス型液晶表示装置において液晶として光透過率にヒステリシス特性を有するものを用い、そのヒステリシス特性により複数の画素に対する各々の液晶を保持状態にして、画像表示の停止を行うようにしている。

【0016】従って、液晶のヒステリシス特性を利用することにより、安定した静止画像を行うことができる。

また、請求項5、6に記載の発明においては、1フィールドの画像の表示が終了ことを検出し、表示の書換えが終了してから表示の保持を行うようにしているから、静止画像の表示の違和感をなくすることができる。

【0017】また、請求項10に記載の発明においては、画像表示停止時にデータ信号を所定の電圧に固定しているから、データ信号の変動による液晶の光透過率の変化をなくして安定した静止画像を得ることができる。さらに、請求項11に記載の発明においては、画像表示停止時の保持電圧を、走査信号を構成する保持電圧と異なる電圧に設定するようにしているから、ヒステリシス特性における光透過率の変化をなくすことができ、請求項10に記載の発明と同様、安定した静止画像を得ることができる。

【0018】さらに、請求項12に記載の発明においては、液晶表示器の温度に応じて画像表示停止時に設定される保持電圧を補正するようにしているから、温度変化に対し画像表示停止時の表示変動を防止することができる。

20 【0019】

【実施例】

(第1実施例)図1は本実施例の液晶表示装置全体の構成を表す概略構成図である。図に示すように、本実施例の液晶表示装置は、反強誘電性液晶が封入された液晶パネル1と、外部から入力された映像信号(RGB信号)に基づき液晶パネル1の列電極 $X_1, X_2 \dots X_m$ および行電極 $Y_1, Y_2 \dots Y_n$ に電圧を印加することにより液晶パネル1を駆動し、液晶パネル1に映像信号に応じた画像を表示させる制御装置2とから構成されている。

30 【0020】液晶パネル1は、図2に示すように、2枚の電極基板11、12間に反強誘電性液晶13を封入したものである。電極基板11は、透明なガラス板11aの液晶が配される側の面に沿ってカラーフィルタ18の形成された層を挟んでITO(Indium Tin Oxide)あるいは酸化スズからなる $m$ 条の導電膜11bが、カラーフィルタ18の形状に合わせて形成された構造となっている。また電極基板12は透明なガラス板12aに $n$ 条の導電膜12bが形成された構造となっている。電極基板11の $m$ 条の電極と電極基板12の $n$ 条の電極は互いに直交するように配置されており、液晶パネル1には図1に示すように $n \times m$ 個の表示画素 $G_{1,1}, G_{1,2}, \dots G_{m,n}$ が形成される。

50 【0021】各導電膜11b、12bの液晶が配される側の面には、高分子膜14、15が付設されている。高分子膜14、15の表面の少なくとも一方には、液晶分子を配向させるためのラビング処理が行われている。なお、高分子膜の代わりに酸化珪素の斜方蒸着膜などの無機物の薄膜を付設してもよい。また、液晶13が配されている隙間は、図示しない多数のスペーサによって例えば $2 \mu m$ に均一に保たれている。

【0022】反強誘電性液晶13は、図3に代表されるような分子構造を持つ反強誘電性液晶を複数混合した混合液晶、あるいは少なくとも1種の反強誘電性液晶を含む混合液晶である。この反強誘電性液晶は、無電界印加時に安定な第1安定状態、正極性方向に電界を印加した時に形成される第2安定状態、および該電界とは逆方向の負極性方向に電界を印加した時に形成される第3安定状態を有するものであって、各電界方向に対する光透過率がヒステリシス特性を有するものである。

【0023】そのヒステリシス特性を図4に示す。液晶に電界を印加しない無電界時の第1安定状態から正極性の電圧を印加して第2安定状態に変化する際に、その光透過率が10%変化する電圧を $v_1$ 、90%変化する電圧を $v_2$ とする。また、第2安定状態から印加電圧を低下させて第1の状態に変化させる際に、その光透過率が90%となる電圧を $v_3$ 、10%となる電圧を $v_4$ とする。そうすると、これらの電圧 $v_1 \sim v_4$ でヒステリシスループを描く。ここで、透過光強度がそれまでの安定状態の透過光強度から10%変化する電圧をしきい値電圧といい、上記電圧 $v_1$ 、 $v_3$ が該当する。また、90%変化する電圧を飽和電圧といい、上記電圧 $v_2$ 、 $v_4$ が該当する。

【0024】また、第1安定状態から逆極性の電圧を印加して第3安定状態に移るときにも上記と同様のヒステリシス特性を有する。この場合、電圧 $v_1' \sim v_4'$ でヒステリシスループを描く。また、電極基板11、12の液晶に接しない側には偏光板16、17が吸収軸が互いに直交しており、液晶13が第1安定状態にある時、消光するように配されている。

【0025】次に制御装置2の構成について説明する。制御装置2は、液晶パネル1に設けられた多数の画素をそれぞれ制御するために図1に示す回路を用いる。本実施例に示す制御装置2は、液晶パネル1を周知のアナログRGB信号を入力してフルカラー表示するもので、入力されるRGB信号と画像静止時に使用される保持用信号とを選択するアナログスイッチ回路21、レベル補正回路22、信号変換回路23、入力される同期信号より各種コントロール信号を作り出すコントロール回路24、データ信号を列電極に印加する列駆動回路25、走査信号を行電極に印加する行駆動回路26、画像静止を行うためのタイミング回路32等から構成される。

【0026】レベル補正回路22は入力されたRGB信号を反強誘電性液晶の特性に合わせたRGB信号に変換する回路である。信号変換回路23は、レベル補正回路22で変換されたRGB信号をそのまま通過させるか、反転して出力する回路で、コントロール回路24で作られたフィールド信号FIによってそのいずれかが選択される。

【0027】コントロール回路24は、フィールド信号FIの他に、3種のクロック信号CL1、CL2、CL

3、および走査信号を構成する5種類の電圧レベル( $V_1$ 、 $V_2$ 、 $-V_2$ 、 $V_3$ 、 $-V_3$ )に対応した3ビットの走査タイミング信号D1、D2、D3を出力する。列駆動回路25は、シフトレジスタ27とアナログデータラッチ28とから構成される。詳しくは図5に示すように、列駆動回路25は、1組のシフトレジスタ27と、2段のサンプルホールド回路28a、28bからなる。

【0028】信号変換回路23からのRGB信号は、コントロール回路24で作られた第1クロック信号CL1に同期して、初段サンプルホールド回路SH11、SH12...、SH1mに順次ラッチされ、1行分の信号をラッチした後ホールドされる。初段サンプルホールド回路28aにホールドされた信号は、コントロール回路24で作られた第2クロック信号CL2に同期して次段サンプルホールド回路SH21、SH22、SH23、...SH2mに順次ラッチされ、各列電極にデータ信号として出力される。

【0029】そして、列駆動回路25は上記動作を繰り返し図6に示すような駆動波形を有するデータ信号を出力する。すなわち、第1クロック信号CL1に同期して、RGBのデータ信号 $X_1$ 、 $X_2$ 、... $X_m$ を出力する。なお、RGB信号のそれぞれは、中間調の表示を行えるようにその電圧レベルが設定されたものであり、その結果、各列電極に印加されるデータ信号は、図6の $V_{4(i,j)}$ に示すように電圧レベルが変化する。

【0030】行駆動回路26は、シフトレジスタ29、ドライバー30および電圧レベル設定回路31から構成される。詳しくは図7に示すように、行駆動回路26は3組のシフトレジスタ29a、29b、29cと行電極の数nに応じた多数のデコード30a、各デコード30aに対して5つのアナログスイッチを備えた多数のスイッチ回路30b、およびこのアナログスイッチ回路30bに走査電圧レベル( $V_1$ 、 $V_2$ 、 $-V_2$ 、 $V_3$ 、 $-V_3$ )を供給する電圧レベル設定回路31により構成される。

【0031】各シフトレジスタ29a、29b、29cはコントロール回路24で作られた第3クロック信号CL3に同期して、走査タイミング信号D1、D2、D3を取り込む。そして、シフトレジスタ29a、29b、29cに取り込まれた信号は各デコード30aでデコードされ、デコードされたデータに応じた走査電圧レベル( $V_1$ 、 $V_2$ 、 $-V_2$ 、 $V_3$ 、 $-V_3$ )のアナログスイッチをONし、各行駆動電極へ消去、選択、保持の走査信号を出力する。なお、 $V_1$ は消去を行うための消去電圧(本実施例では0V)、 $\pm V_2$ は表示状態の選択を行うための選択電圧、 $\pm V_3$ は保持を行うための保持電圧である。

【0032】そして、行駆動回路は、上記動作を繰り返し、図8(a)、(b)および(c)に示されるような駆動波形を有する走査信号を出力する。すなわち、第3

10

20

30

40

50

クロック信号CL3に同期して、走査信号 $Y_1$ 、 $Y_2$ 、 $\dots Y_n$ を出力する。これらの走査信号は、それぞれの行に対応し、選択期間、保持期間、消去期間のいずれかの期間に対応した電圧レベルになるもので、具体的には、図8(a)に示すような各期間に応じた電圧レベルになる。そして、行の表示状態を選択する選択期間は、図8(a)に示すように $2t_1$ 期間ずれて各行に順次発生する。

【0033】次に、一画面表示時間が16.7msec(画面書き換え周波数にすると60Hz)、走査電極数100本の場合の上記液晶表示装置の動作について説明する。本実施例における液晶装置では、図6に示すようなデータ信号 $V_4(i,j)$ を各列電極に印加し、図8に示す走査信号を各行電極に印加してマトリクス表示を行う。例えば、画素 $G_{i,j-1}$ 、 $G_{i,j}$ 、 $G_{i,j+1}$ には、図9の如く符号を付した位置において、図10(a)、(b)および(c)に示すような電圧が印加される。

【0034】画素 $G_{i,j}$ において、消去期間中においては、列電極にはデータ信号 $-V_4(i,j)$ が印加され、行電極には消去電圧 $V_1$ が印加される。そして、画素 $G_{i,j}$ の反強誘電性液晶は第1安定状態になる。それに続く選択期間では、画素 $G_{i,j}$ には $V_2 + V_4(i,j)$ が印加され、その電圧に応じた明るさとなる。続いて保持期間においては、画素 $G_{i,j}$ には $V_3$ と同一列電極 $X_i$ 上の他の画素のデータ信号 $V_4(i,k)$ ( $k=1, 2, 3 \dots n, k \neq j$ )が合成された電圧が印加される。消去パルス幅および選択パルス幅は83.3 $\mu$ secであり、保持期間は16.5334msecである。

【0035】選択期間における透過光強度の時間変化は、図11に示すようになる。曲線81は明表示の場合を示し、画素 $G_{i,j}$ には $V_B = 3.8V$ の電圧が印加される。曲線82は中間調の場合を示し、画素 $G_{i,j}$ には $V_G = 3.2V$ が印加される。曲線83は暗表示の場合を示し、画素 $G_{i,j}$ には $V_D = 2.6V$ が印加される。画素 $G_{i,j}$ に $V_D$ 以上 $V_B$ 以下の電圧、すなわち $V_G$ が印加されている場合、選択期間終了時の反強誘電性液晶は図12に示すように第1安定状態91とストライプ状反転領域92が混在した状態となっている。ストライプ状反転領域92は画素内に多数発生するので、画素としては中間調として視認される。このストライプ状反転領域92は $V_G$ が大きくなるにつれて面積が大きくなる。

【0036】従って、選択期間中に印加される電圧 $V_G$ により任意の中間調表示を行うことができる。図13に、 $V_1 = 0V$ 、 $V_2 = 2.8V$ 、 $V_3 = 9V$ とし、 $V_4$ を変化させた時に、一画素の一画面当たりの時間の平均の透過光強度を測定したものを示す。図13によると、 $V_4$ が0Vから10Vの間で明、暗および中間調が表示可能であることがわかる。

【0037】次に、保持期間中の動作について説明する。保持期間中の画素 $G_{i,j}$ の透過光強度の平均値は、

保持電圧 $V_3$ に対して図14に示すように変化する。曲線101は選択期間中に $V_B$ が印加された明表示の場合を示し、曲線102は選択期間中に $V_D$ が印加された暗表示の場合を示す。曲線101は明表示であるので保持期間中の平均の透過光強度が飽和値の90%以上である。従って、 $V_3$ を最小値 $V_{3min}$ 以上に設定する必要がある。また、曲線102は暗表示であるので保持期間中の平均の透過光強度が10%以下である。従って、 $V_3$ を最大値 $V_{3max}$ 以下に設定する必要がある。

【0038】また、保持期間中に印加される最大電圧は $V_3 + V_{4max}$ である。 $V_3 + V_{4max}$ が印加される時間は選択期間と同じであるので、この電圧が $V_D$ よりも大きくなると反強誘電性液晶が応答してしまい、表示すべき状態から外れてしまうことになる。従って、 $V_3 + V_{4max}$ は $V_D$ よりも小さく設定されている。以上は正極性の場合であるが、負極性の場合においても同様である。

【0039】上記したことから、本実施例においては、保持電圧 $V_3$ を、図4に示すヒステリシス特性における電圧 $v_1$ と $v_3$ の中央の値、すなわち $V_3 = (v_1 + v_3) / 2$ に設定している。この時、データ信号の $V_{4max}$ は $(V_3 + V_{4max}) \leq v_1$ 、 $(V_3 - V_{4max}) \geq v_3$ の関係を満たす必要があるから、 $V_{4max} \leq (v_1 - v_3) / 2$ となるように $V_{4max}$ が設定されている。このような設定により、ヒステリシス特性上で安定状態を保てるため保持期間中における表示の変動を防止することができる。

【0040】また、図4に示すヒステリシス特性において、 $(v_1 - v_3) > (v_2 - v_1)$ となっている。データ信号の振幅が変化する範囲は、 $(v_2 - v_1)$ で規定されるため、それよりも $(v_1 - v_3)$ が大きいヒステリシス特性を用いることにより、保持電圧の $V_3$ の設定範囲を大きくすることができる。すなわち、保持電圧の設定を容易に行うことができる。

【0041】上記したマトリクス型液晶表示装置において、本実施例の特徴とするところは、画像の静止表示を行うために、タイミング回路32とアナログスイッチ回路21を設けた点である。図15に、タイミング回路32の詳細構成を示す。タイミング回路32は、ホールド端子33からのホールド信号がD入力端子に入力され垂直同期信号がクロック端子に入力されるDタイプフリップフロップ32aと、このフリップフロップ32aのQ端子出力と上記第3クロック信号CL3とのAND論理をとるAND回路32bから構成されている。

【0042】上記垂直同期信号は、コントロール回路24に入力される同期信号から作成されるものであり、図16に示すように、1画面(1フィールド)の開始タイミングを与えるものである。また、ホールド端子33には、画像の静止表示を行わない通常の表示においてはハイレベルの信号が入力され、画像の静止表示を行う場合にはローレベルの信号が入力される。

【0043】なお、画像の静止表示を行うためのホールド信号を発生する手段（ホールド信号発生手段）としては、例えば、TV受像機のチューナーで、放送電波の電界強度をモニタし、設定値以下に低下したらホールド信号を発生させ、電界強度が設定値以上に復帰したらホールド信号の発生を解除する電界強度検出手段を用いることができる。

【0044】上記構成において、その作動を図16に示すタイミングチャートとともに説明する。まず、ホールド信号がハイレベルの通常表示においては、フリップフロップ32aのQ端子出力はハイレベルに維持されるため、AND回路32bは第3クロック信号CL3をそのまま出力する。従って、上述したような画像表示が行われる。

【0045】これに対し、ホールド端子33にローレベル信号が入力されると、垂直同期信号がローレベルからハイレベルに変化した時、すなわち次のフィールドの開始時に、フリップフロップ32aのQ端子出力がローレベルに変化するため、AND回路32bの出力はローレベルとなる。従って、第3クロック信号CL3が出力されないため、行駆動回路26からの走査信号が出力されないことになる。

【0046】このフィールドの開始時点においては、各行電極に保持電圧が印加されている。従って、上述した反強誘電性液晶の図4に示すヒステリシス特性により、各画素はそれまでの表示状態を維持する。すなわち、表示画像を静止させることができる。ここで、本実施例では、従来技術のように液晶のコンデンサ機能を利用した表示のホールドではなく、反強誘電性液晶のヒステリシス特性を利用したものであるため、保持電圧を印加している間、表示のホールドを維持することができる。

【0047】なお、フィールドの途中で、ホールド端子33の信号レベルが変化した場合、その時点で静止画像とすると、表示書き込み途中であるため、表示に違和感が生じる。そこで、上記のようにフリップフロップ32aを設けて、フィールドの途中でホールド端子33の信号レベルが変化しても、そのフィールドの書き込みが終了するまでは表示のホールドを行わないようにし、次のフィールドの開始時点、すなわち垂直同期信号の発生タイミングで表示のホールドを行うようにしている。従って、表示に違和感のない静止画像とすることができる。

【0048】図17(a)、(b)に、明表示状態と中間調表示状態における概略ヒステリシス特性を示す。この図に示すように、保持期間中のしきい値電圧((a)では $V_{11}$ 、 $V_{12}$ 、(b)では $V_{13}$ 、 $V_{14}$ )は表示状態に応じて変化する。また、保持期間中に各画素に印加される電圧は、上述したように、他の画素のデータ信号 $V_{4(i,k)}$ が加わった電圧となるため、一定とはならない。従って、各画素に印加される電圧が変化し、この電圧変化により液晶のヒステリシス特性の上部安定状態から外

れて液晶の光透過率が変化し、安定した表示とならない可能性がある。

【0049】そこで、本実施例では、アナログスイッチ回路21を設けて、そのような問題をなくすようにしている。このアナログスイッチ回路21の詳細構成を図18に示す。図15に示すフリップフロップ32aのQ端子出力信号Aにより、RGB信号と保持用信号 $V_0$ がアナログスイッチ21a~21cにより選択される。通常表示時で、フリップフロップ32aのQ端子出力信号Aがハイレベルの時にはRGB信号が選択されて出力される。しかし、画像表示静止時でフリップフロップ32aのQ端子出力信号Aがローレベルになると、保持用信号 $V_0$ が選択されて出力される。

【0050】ここで、保持用信号 $V_0$ は、図17

(a)、(b)に示すように、各画素に印加される電圧 $V_3 - V_0$ が、各画素の表示状態に係わらずヒステリシス特性の上部安定状態に維持されるように設定される電圧である。従って、画像表示静止時には、RGB信号により変化するデータ信号が印加されず一定の保持用信号 $V_0$ が印加されるため、上述したような表示の変動を防止することができる。

(第2実施例)上記第1実施例では、画像静止を行うために、行駆動回路26への第3クロック信号CL3を停止するものを示したが、この第2実施例は、シフトレジスタ29a、29cに入力される走査タイミング信号 $D_1$ 、 $D_3$ をローレベルに維持し、シフトレジスタ29bに入力される走査タイミング信号 $D_2$ をハイレベルに維持して、行駆動回路26から各行電極へ印加する電圧を保持電圧のみとするようにしたものである。なお、走査タイミング信号 $D_1$ 、 $D_2$ 、 $D_3$ は、図19のタイミングチャートに示すものであり、それぞれ図8の消去、選択、保持の期間における各電圧波形を発生させるタイミングを与えるものである。

【0051】この第2実施例においては、図1のタイミング回路32を第3クロック信号CL3線に対してではなく、走査タイミング信号 $D_1$ 、 $D_2$ 、 $D_3$ 線に対して設けている。この実施例におけるタイミング回路32の具体的構成を図20に示す。フリップフロップ32aまでの構成は第1実施例と同様である。本実施例では、画像静止時のフリップフロップ32aのローレベル出力により、AND回路32c、32eの出力がローレベルになり、NAND回路32dの出力がハイレベルになるように構成されている。

【0052】従って、シフトレジスタ29a、29b、29cに、ロー、ハイ、ローの信号が取り込まれ、そのデコード結果により行駆動回路26からは保持電圧のみが出力される。従って、第1実施例と同様、表示画像が静止される。なお、通常動作時の走査タイミング信号 $D_2$ が本来のものと同じ波形になるようNOT回路32fが設けられている。

10

20

30

40

50



(第3実施例) この第3実施例は、コントロール回路24からシフトレジスタ29に至る信号を変化させずに、電圧レベル設定回路31により作成される走査電圧レベルを変化させるようにしたものである。すなわち、画像静止を行う時に、走査電圧レベルを全て保持電圧にするようにしたものである。この実施例における電圧レベル設定回路31の具体的構成を図21に示す。

【0053】フリップフロップ32aまでの構成は第1実施例と同様である。本実施例では、画像静止時のフリップフロップ32aのローレベル出力により、アナログスイッチ31a、31bが電圧レベル $V_3$ を選択する方に切り換わり、アナログスイッチ31cが電圧レベル $-V_3$ を選択する方に切り換わる。従って、選択期間、保持期間、消去期間における電圧が全て保持電圧となる。従って、第1、第2実施例と同様、表示画像が静止される。

(第4実施例) 図4に示す電圧-光透過率強度の特性は、温度により変化する。このため、本実施例においては、液晶パネル1の温度に応じて、選択電圧、保持電圧の電圧レベルを補正し、温度変化に係わらず適正に表示の選択および保持が行えるようにしている。従って、表示画像の静止時においても表示の保持を適正に行うことができる。

【0054】この実施例の具体的構成について説明する。本実施例では、図22に示すように、液晶パネル1の温度を検出する温度センサ41が設けられており、この温度センサ41からの信号が、A/Dコンバータ42を介してCPU43に取り込まれ、温度補正処理が行われる。図23に、CPU43にて行う温度補正処理を示す。CPU43は、A/Dコンバータ42を介して温度センサ41からの検出温度を取り込み(ステップ101)、この検出温度を基にメモリ44に記憶されたマップから選択電圧、保持電圧を検索し出力する(ステップ102)。

【0055】すなわち、メモリ44には、図24に示す温度-電圧特性に従ったマップが記憶されており、特性曲線L1に従ったマップにより選択電圧が検索され、特性曲線L2に従ったマップにより保持電圧が検索され、それぞれの検索結果が、D/Aコンバータ45を介して電圧レベル設定回路31に出力される。電圧レベル設定回路31は、その出力に基づき、選択電圧 $V_2$ 、保持電圧 $V_3$ を設定する。

【0056】本実施例は、上記第1～第3実施例のいずれにも適用できるものであり、その場合に、温度変化に係わらず表示の選択および保持を適正に行うことができる。

(第5実施例) 上記第1～第4実施例に示されるものにおいては、保持電圧印加時に、データ信号のレベル変動により表示が変化するのを防止するため、アナログスイッチ回路21を設けているが、この第5実施例は、その

代わりに、データ信号のレベル変動があっても表示を安定させることができるように、保持電圧自体を変更するようにしたものである。

【0057】すなわち、図25に示すように、フリップフロップ32aのQ端子出力信号Aにより、保持電圧 $V_3$ 、 $-V_3$ を $V_3'$ 、 $-V_3'$ にそれぞれ切り換えるアナログスイッチ31d、31eを設けている。そして、画像表示静止時でフリップフロップ32aのQ端子出力信号Aがローレベルになると、保持電圧 $V_3'$ 、 $-V_3'$ が選択され、この保持電圧が各行電極に印加されることになる。ここで、保持電圧 $V_3'$ 、 $-V_3'$ は、各表示状態のヒステリシス特性に対し、データ信号が変動してもヒステリシス特性の上部安定状態に維持されるように、すなわち静止画像の表示状態が最適になるように設定された電圧である。

【0058】この実施例においても、上記第4実施例と同様に、保持電圧 $V_3'$ 、 $-V_3'$ を温度補正するようにしてもよい。なお、上記した種々の実施例において、反強誘電性液晶を用いた液晶表示装置に本発明を適用するものを示したが、ヒステリシス特性を有する反強誘電性液晶以外の液晶、例えば強誘電性液晶等を用いた表示装置に適用するようにしてもよい。

【図面の簡単な説明】

【図1】本発明に係るマトリクス型液晶表示装置の一具体例の構成を示す全体図である。

【図2】本発明に使用される液晶セルの概略断面図である。

【図3】反強誘電性液晶の分子構造を示す模式図である。

【図4】反強誘電性液晶のヒステリシス特性を示す図である。

【図5】図1中の列駆動回路25の具体的構成を示す構成図である。

【図6】列駆動回路25における各信号のタイミングチャートである。

【図7】図1中の行駆動回路26の具体的構成を示す構成図である。

【図8】行駆動回路26における各信号のタイミングチャートである。

【図9】行電極と列電極の部分拡大図である。

【図10】液晶セルの電極間に印加される電圧信号波形を説明する図である。

【図11】選択期間の電圧印加に対する透過光強度の関係を示す特性図である。

【図12】中間色表示における反強誘電性液晶の表示状態を示す模式図である。

【図13】データ信号に対する平均の透過光強度の関係を示す特性図である。

【図14】反強誘電性液晶のヒステリシス特性により保持電圧 $V_3$ を設定する場合の説明図である。

15

【図15】図1中のタイミング回路32の具体的構成を示す構成図である。

【図16】図15中の各部の信号波形を示すタイミングチャートである。

【図17】各表示状態におけるヒステリシス特性を示す特性図で、(a)は明表示状態のもの、(b)は中間色表示状態のものをそれぞれ示す。

【図18】図1中のアナログスイッチ回路21の具体的構成を示す構成図である。

【図19】走査タイミング信号波形を示す波形図である。

【図20】本発明の第2実施例におけるタイミング回路の具体的構成を示す構成図である。

【図21】本発明の第3実施例における電圧レベル設定

16

回路の具体的構成を示す構成図である。

【図22】本発明の第4実施例におけるマトリクス型液晶表示装置の全体図である。

【図23】図22中のCPU43の温度補正処理を示すフローチャートである。

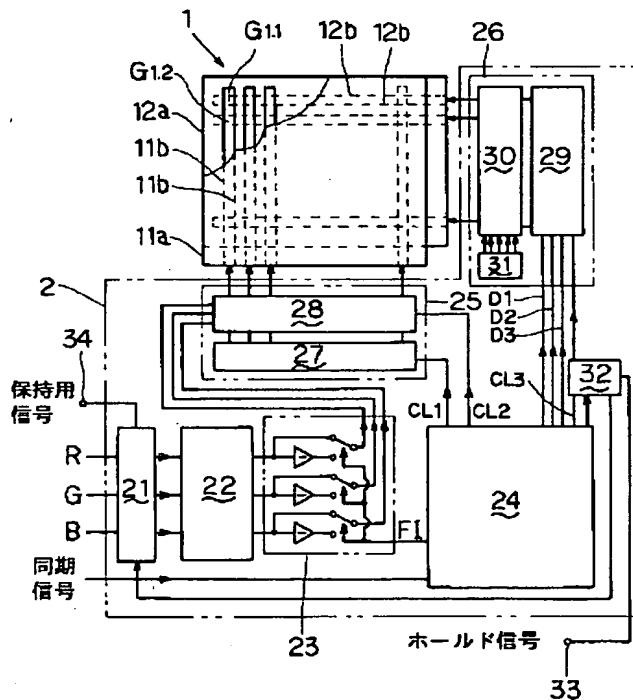
【図24】図22中のメモリ44に記憶された温度-電圧特性マップを説明するための特性図である。

【図25】本発明の第5実施例における電圧レベル設定回路の部分的構成を示す構成図である。

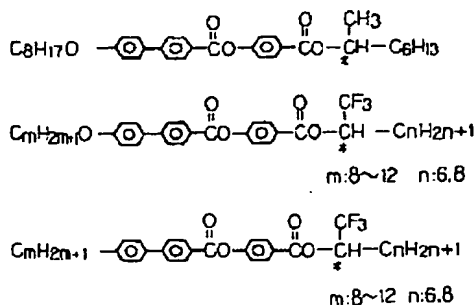
10 【符号の説明】

1……液晶パネル、2……制御装置、21……アナログスイッチ回路、24……コントロール回路、25……列駆動回路、26……行駆動回路、31……電圧レベル設定回路、32……タイミング回路。

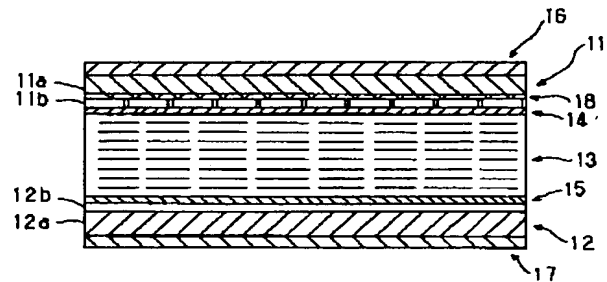
【図1】



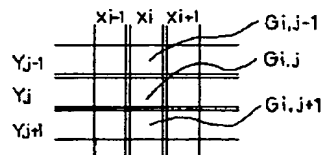
【図3】



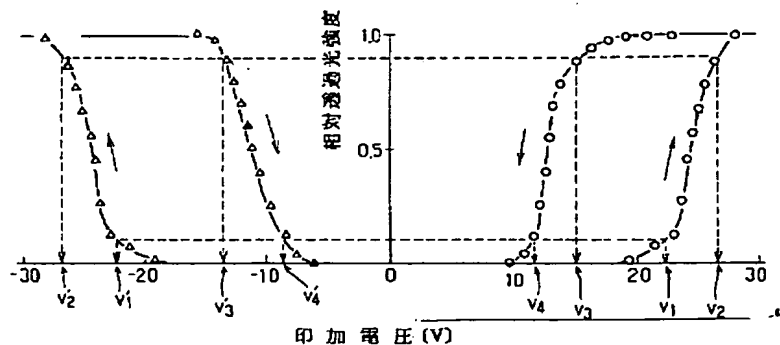
【図2】



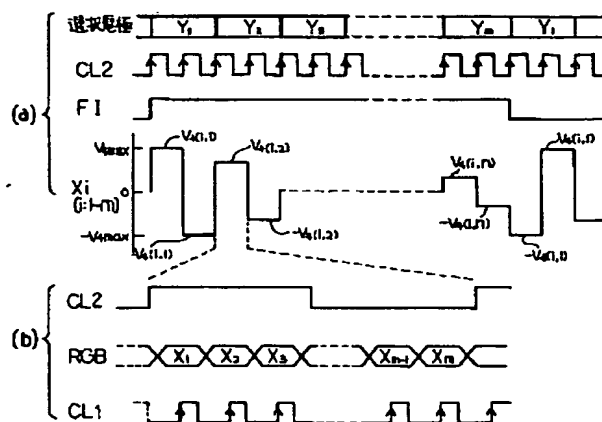
【図9】



【図4】



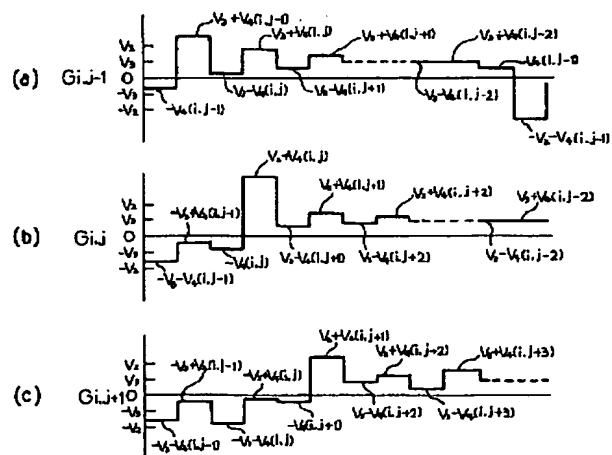
【図 6】



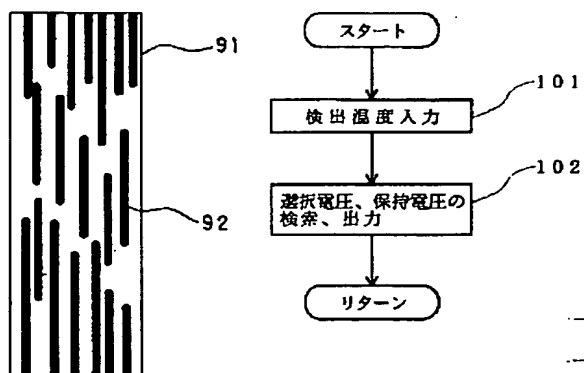
【图8】

The diagram illustrates the timing of the 74181 ALU. Part (a) shows the relationship between the output signals  $Y_1$ ,  $Y_2$ ,  $Y_3$ , and  $Y_n$  and their corresponding  $V_n$  levels. The signals are shown as pulses, and the  $V_n$  levels are indicated by dashed lines. The timing parameters  $t_{\text{set}}$ ,  $t_{\text{hold}}$ , and  $2t_{\text{w}}(n-1)$  are labeled. Part (b) shows the  $CL_2$  clock signal and the  $Y_n$  data signal. Part (c) shows the  $D_0-D_3$  data signals and the  $CL_3$  clock signal.

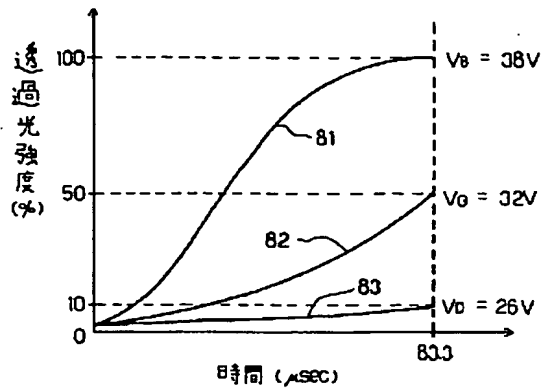
【図 10】



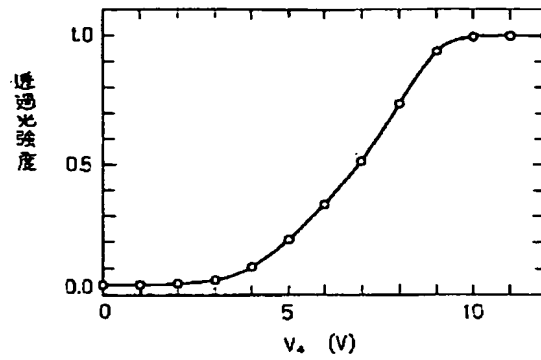
【図 2 3】



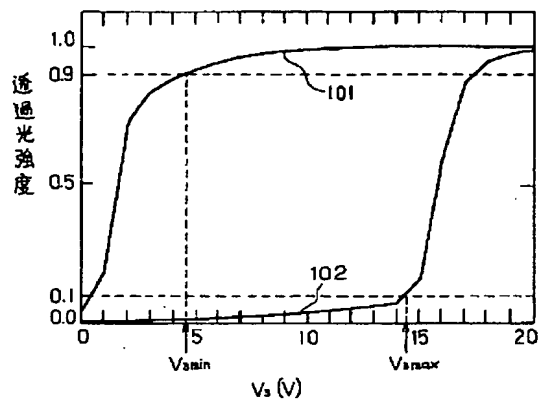
【図11】



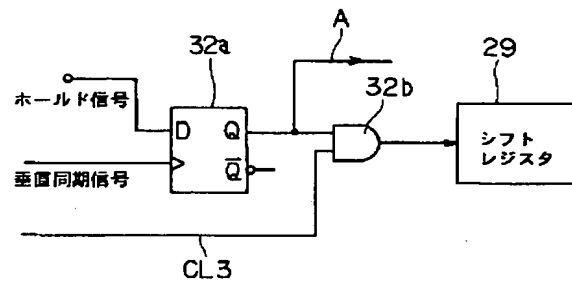
【図13】



【図14】



【図15】

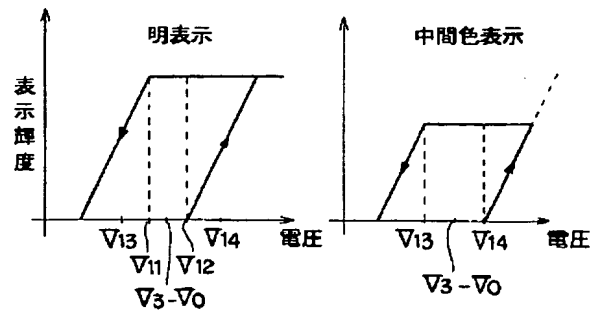
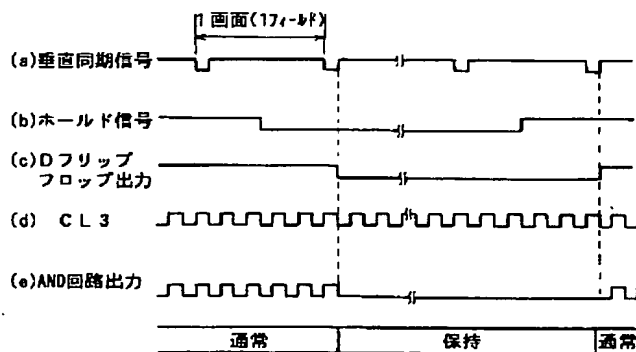


【図17】

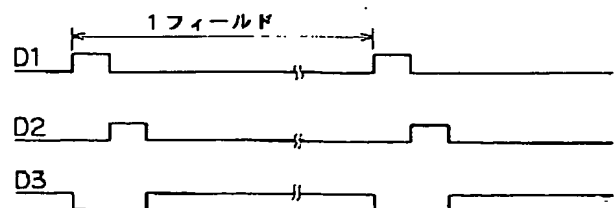
(a)

(b)

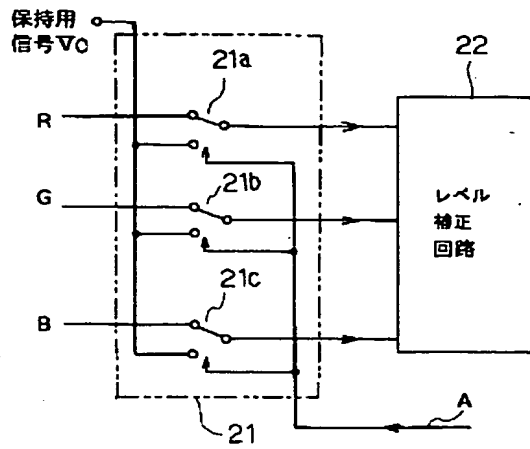
【図16】



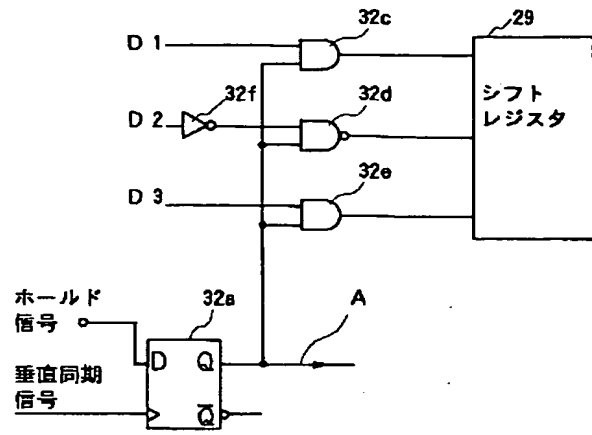
【図19】



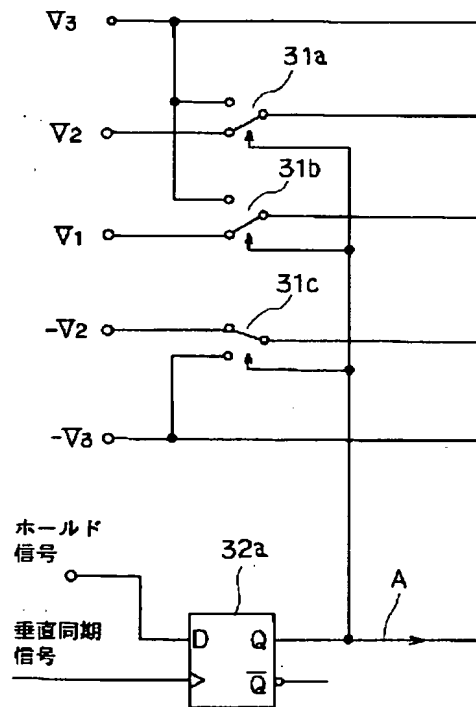
【図18】



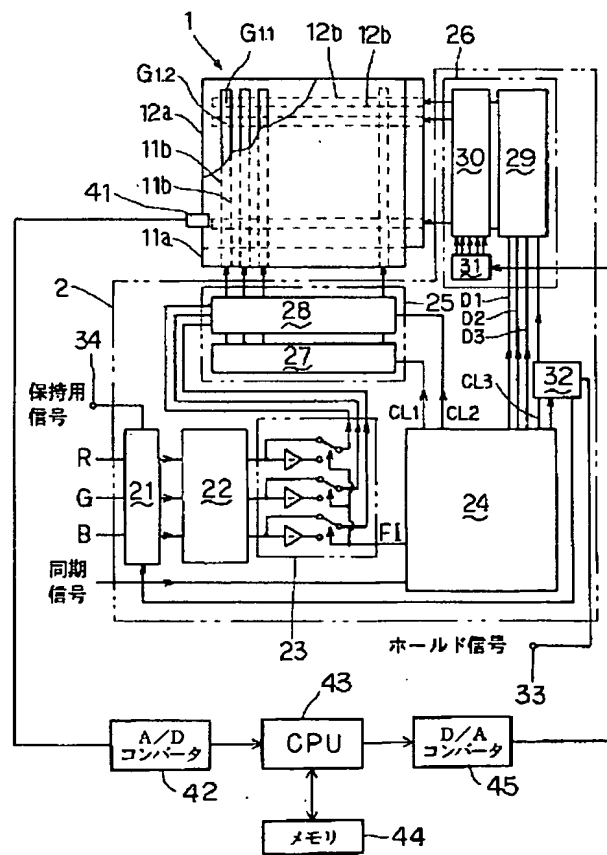
【図20】



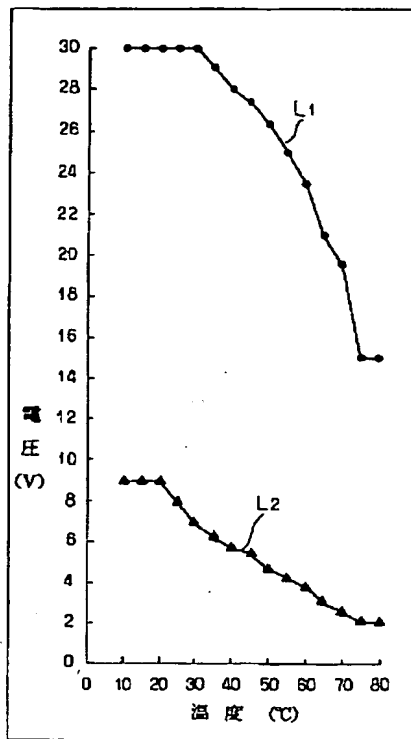
【図21】



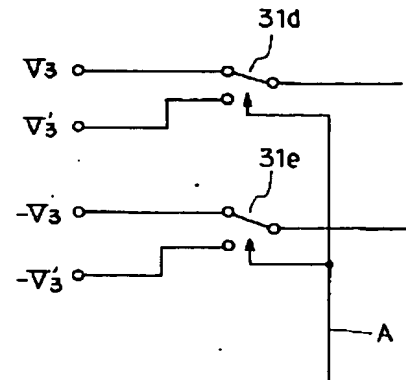
【図22】



【図 24】



【図 25】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKewed/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**